ESTRUCTURA DE COMPUTADORES
3º INGENIERÍA EN INFORMÁTICA
Facultad de Informática

2º parcial

13/06/2001

Teoría:

1.- Explicar con el mayor detalle posible los pasos que sigue un computador desde que un proceso genera una dirección virtual hasta que se lee el dato concreto, si se usa memoria virtual segmentada-paginada.

2.- Explicar el protocolo de arbitraje de 4 hilos.

ESTRUCTURA DE COMPUTADORES
3° INGENIERÍA EN INFORMÁTICA
Facultad de Informática

2° parcial

13/06/2001

Problemas:

1.- Diseñar una ruta de datos que permita la realización de divisiones en punto flotante de números representados en el estándar IEEE-754 con una representación reducida con sólo 11 bits, de los que 4 se dedican al exponente.
Diseñar los sumadores que se necesiten mediante anticipación de operandos y los divisores combinacionales.

2.- El siguiente fragmento de código se ejecuta en el MIPS:

```
lw $1, $2(10)
sw $2, $1(29)
sub $1, $2, $3
sw $2, $3(49)
beq $1, $2, 10
add $1,$2,$3
or $2, $1, $5
```

Suponiendo que un dato se puede escribir en el banco de registros y leer su nuevo valor en el mismo ciclo. Mostrar sobre el esquema de la figura el momento de ejecución de cada una de las fases de las instrucciones, suponiendo que el salto no se realiza.

a) Si no hay anticipación de operandos

Lw	IF	ID	EX	M	WB														
sw																			
Sub																			
Sw																			
Beq																			
Add																			
or																			

b) Si hay anticipación de operandos

Lw	IF	ID	EX	M	WB														
sw																			
Sub																			
Sw																			
Beq																			
Add																			
or																			

c) Determinar una posible reordenación del código para evitar conflictos si no hay anticipación de operandos.