HOJAS DE PROBLEMAS CORRESPONDIENTE A LOS TEMAS 3 Y 4

PROBLEMA 1

Partiendo de la suma de productos canónica implementar un sistema combinacional de tres entradas y dos salidas de manera que una salida se ponga a uno cuando la entrada tenga al menos un cero y la otra salida se ponga a uno cuando la entrada tenga al menos dos unos.

a) implementación canónica
b) con en menor número de puertas AND, OR, NOT
c) con un decodificador de tamaño mínimo
d) con un mux de 4 entradas de control
e)con una ROM de tamaño mínimo

PROBLEMA 2

sea un sistema en el que cada una de las entradas representa un número entero comprendido entre el 0 y el 3. La primera salida se pone a uno si la suma de las dos entradas es impar, la segunda entrada se pone a 1 si el resultado de la suma es un número primo, la tercera salida se pone a uno si la suma no es representable. Implementar el sistema:

a) implementación canónica
b) con en menor número de puertas AND, OR, NOT
c) con un decodificador de tamaño mínimo
d)la primera función con un mux de 2 entradas de control, tomando como variables de control las dos más significativas
e)con una ROM de tamaño mínimo

PROBLEMA 3

sea un sistema conversor de complemento a 1 a complemento a dos y viceversa de números de 3 bits en función de un bit de control C. implementarlo mediante:

a) implementación canónica
b) con en menor número de puertas AND, OR, NOT
c) con un decodificador de tamaño mínimo
d) un mux de 2 entradas de control, tomando como variables de control las dos menos significativas
e) con una ROM de tamaño mínimo

PROBLEMA 4

Tenemos un teclado con sólo cuatro letras A B C D. en este teclado solo se puede pulsar una tecla al tiempo. Si por la razón que sea se pulsan dos o más teclas no ocurre nada. Utiliza puertas and, or y not para implementar el sistema combinacional que reconoce la tecla pulsada y genera el código ascii de la tecla.

PROBLEMA 5

Implementa la mínima suma de productos de las siguientes expresiones
a) f(A,B,C,D) = Σm(0,4,6,10,15) b) f(w,x,y,z) = Σm(1, 3,4,7,12,13,15)
c) f(V,W,X,Y,Z) = Σm(0,2,3,4,5,11,18, 20, 23, 24,25 ,29,30)

PROBLEMA 6

Empleando los mapas de Karnaugh, encuentre expresiones como suma de minterms de las función f3 y f4 sabiendo que:

$f_1 = \bar{a}b\bar{c} + ac\bar{d}$
$f_2 = abc + \bar{b}\bar{c}\bar{d}$
$f_3 = f_1(a,b,c,d) \cdot f_2(a,b,c,d)$
$f_4 = f_1(a,b,c,d) + f_2(a,b,c,d)$

Implemente f3 y f4 con el menor número de puertas and, or not posibles

PROBLEMA 7

Obtenga una especificación mediante una EC simplificada de un sistema combinacional que acepta como entrada dos números binarios de dos bits, X e Y, y da salida uno si y solo si X≥Y.

a) implementación canónica
b) con en menor número de puertas AND, OR, NOT
c) con un decodificador de tamaño mínimo
d) un mux de 2 entradas de control, tomando como variables de control las variable más significativa y la menos significativa
e) con una ROM de tamaño mínimo

PROBLEMA 8
Especifique un sistema combinacional capaz de detectar números no primos. El sistema admite como entrada números enteros en el rango 0 a 15.

a) implementación canónica
b) con en menor número de puertas AND, OR, NOT
c) con un decodificador de tamaño mínimo
d) un mux de 2 entradas de control, tomando como variables de entrada al sistema la más significativa y la menos significativa
e) con una ROM de tamaño mínimo

PROBLEMA 9
Sea un sistema con una anchura de palabra de 3 bits que tiene como entrada números enteros con signo representados en magnitud y signo y como salida, esos mismos números representados en complemento a dos o complemento a uno en función del valor de una señal de control C. Cuando C=0 el número se expresa en complemento a dos, cuando C=1, en número se expresa en complemento a uno.
a) Implementar el sistema con el menor número de puertas posibles.
b) partiendo del circuito obtenido en el apartado a implementar el circuito usando redes de puertas nand

PROBLEMA 10

Implementar con el mínimo número de puertas posibles las siguientes expresiones de conmutación:

a)$F(a,b,c) = \sum m(,2,3,7) + \sum d(0,6)$
b)$F(a,b,c,d) = \sum m(2,3,7,12,14,15) + \sum d(0,4,11,13)$
c)$F(a,b,c,d) = \sum m(1,4,6,12,13,15) + \sum d(3,8,10,14)$

PROBLEMA 11
Un sistema combinacional tiene 8 entradas y 3 salidas binarias. Los valores de las entradas están restringidos de tal modo que, en todo momento, una y sólo una de las entradas vale 1. Si la entrada x_i (i = 0, ..., 7) vale 1, entonces la salida debe tomar un valor igual a i, representado en el sistema de numeración binario. Obtenga una especificación del sistema mediante ECs. Implementar mediante redes de puertas nand

PROBLEMA 12
Obtenga la especificación mediante ECs simplificadas de un conversor de código BCD a Exceso-3. Tenga en cuenta las configuraciones de entrada que nunca se presentarán.

PROBLEMA 13
Implementar el circuito que convierte un número en complemento a dos de positivo a negativo y viceversa. Suponer una anchura de palabra de 4 bits. Los casos en los que no se puede cambiar el signo considéralos irrelevantes pero genera una señal que aviso.

PROBLEMA 14
Implementar el circuito que invierte el signo de un número en complemento a uno de tres bits en función de una señal de control. Cuando la señal de control es 0 no se cambia el signo, cuando la señal de control es 1 se cambia el signo.

PROBLEMA 15
Implementar el circuito que invierte el signo de un número en magnitud y signo de 4 bits en función de una señal de control. Cuando la señal de control es 0 no se cambia el signo, cuando la señal de control es 1 se cambia el signo.

SOLUCIÓN PROBLEMA 1

Problema 1

Partiendo de la suma de productos canónica implementar un sistema combinacional de tres entradas y dos salidas de manera que una salida se ponga a uno cuando la entrada tenga al menos un cero y la otra salida se ponga a uno cuando la entrada tenga al menos dos unos.

a) implementación canónica

b) con en menor número de puertas AND, OR, NOT

c) con un decodificador de tamaño mínimo

d) con un mux de 4 entradas de control

e)con una ROM de tamaño mínimo

apartado a) Llamaremos a las entradas X2,X1,X0 y a las salidas Z1 y Z0

	X2	X1	X0	Z1	Z0
m0	0	0	0	1	0
m1	0	0	1	1	0
m2	0	1	0	1	0
m3	0	1	1	1	1
m4	1	0	0	1	0
m5	1	0	1	1	1
m6	1	1	0	1	1
m7	1	1	1	0	1

$$Z_1 = \sum m(0,1,2,3,4,5,6)$$

$$Z_0 = \sum m(3,5,6,7)$$

Apartado b)

Z1		X1,X0			
		00	01	11	10
X2		0	1	3	2
	0	1	1	1	1
		4	5	7	6
	1	1	1		1

$$z1 = \overline{x2} + \overline{x1} + \overline{x0}$$

Z1		X1,X0			
		00	01	11	10
X2		0	1	3	2
	0			1	
		4	5	7	6
	1		1	1	1

$$z0 = x2x1 + x2x0 + x1x0$$

SOLUCIÓN PROBLEMA 2

Sea un sistema en el que cada una de las entradas representa un número entero comprendido entre el 0 y el 3. La primera salida se pone a uno si la suma de las dos entradas es impar, la segunda entrada se pone a 1 si el resultado de la suma es un número primo, la tercera salida se pone a uno si la suma no es representable. Implementar el sistema:

a) implementación canónica

b) con en menor número de puertas AND, OR, NOT

c) con un decodificador de tamaño mínimo

d) la primera función con un mux de 2 entradas de control, tomando como variables de control las dos más significativas

e)con una ROM de tamaño mínimo

apartado a)

$$entrada\ X \in \{0,1,2,3\}$$
$$entrada\ Y \in \{0,1,2,3\}$$

A las salidas las llamaremos:

- I cuando la suma es impar
- P si el resultado de la suma es primo
- NR si el resultado no es representable

Utilizaremos el siguiente código para las entradas

	X1	X0
0	0	0
1	0	1
2	1	0
3	1	1

	y1	y0
0	0	0
1	0	1
2	1	0
3	1	1

Código se las salidas:

Impar	I
n	0
s	1

primo	P
n	0
s	1

No representable	NR
s	0
n	1

Nota: los números primos son aquellos que sólo tienen dos divisores, el mismo número y el 1. Por convenio el 1 no se considera primo

Tabla de verdad binaria:

entradas				salidas		
x		y				
X1	X0	Y1	Y0	I	P	NR
0	0	0	0	0	0	0
0	0	0	1	1	0	0
0	0	1	0	0	1	0
0	0	1	1	1	1	0
0	1	0	0	1	0	0
0	1	0	1	0	1	0
0	1	1	0	1	1	0
0	1	1	1	0	0	1
1	0	0	0	0	1	0
1	0	0	1	1	1	0
1	0	1	0	0	0	1
1	0	1	1	1	1	1
1	1	0	0	1	1	0
1	1	0	1	0	0	1
1	1	1	0	1	1	1
1	1	1	1	0	0	1

$$I = \sum m(1,3,4,6,9,11,12,14)$$
$$P = \sum m(2,3,5,6,8,9,11,12,14)$$
$$nr = \sum m(7,10,11,13,14,15)$$

APARTADO B)

I		Y1 Y0			
		00	01	11	10
X1 X0	00	^{0}	^{1} 1	^{3} 1	^{2}
	01	^{4} 1	^{5}	^{7}	^{6} 1
	11	^{12} 1	^{13}	^{15}	^{14} 1
	10	^{8}	^{9} 1	^{11} 1	^{10}

$$I = x0\overline{y0} + \overline{x0}y0$$

P		Y1 Y0			
		00	01	11	10
X1 X0	00			1	1
	01		1		1
	11	1			1
	10	1	1	1	

$$P = x1\overline{y1}\,\overline{y0} + \overline{x1}x0\overline{y1}y0 + x1\overline{x0}y0 + \overline{x1}\,\overline{x0}y1 + x0y1\overline{y0}$$

nr		Y1 Y0			
		00	01	11	10
X1 X0	00				
	01			1	
	11		1	1	1
	10			1	1

$$nr = x1y1 + x1x0y0 + x0y1y0$$

APARTADO C)

I		Y1 Y0			
		00	01	11	10
X1 X0	00		1	1	
	01	1			1
	11	1			1
	10		1	1	

$$f0 = y0$$
$$f1 = \overline{y0}$$
$$f3 = \overline{y0}$$
$$f2 = y0$$

SOLUCIÓN PROBLEMA 3

sea un sistema conversor de magnitud y signo a complemento a dos y viceversa de números de 3 bits en función de un bit de control C. implementarlo mediante:

a) implementación canónica

b) con en menor número de puertas AND, OR, NOT

c) con un decodificador de tamaño mínimo

d) un mux de 2 entradas de control, tomando como variables de control las dos menos significativas

e) con una ROM de tamaño mínimo

Las entradas del sistema serán el número de tres bits y la señal de control,

Cuando C=0 se hará la conversión de magnitud y signo a complemento a dos

Cuando C=1 se hará la conversión de complemento a dos a magnitud y signo

Nº	Complemento a 1		
0	0	0	0
1	0	0	1
2	0	1	0
3	0	1	1
-0	1	0	0
-1	1	0	1
-2	1	1	0
-3	1	1	1

Nº	Complemento a dos		
0	0	0	0
1	0	0	1
2	0	1	0
3	0	1	1
-4	1	0	0
-3	1	0	1
-2	1	1	0
-1	1	1	1

Cosas a tener en cuenta a la hora de implementar el conversor:
Los números representables en cada caso son diferentes:
Complemento a 1 tiene dos ceros y el máximo número negativo representable es -3
Complemento a 2 tiene solo un cero y el máximo número
Hay que tomar decisiones al respecto para poder implementar la tabla de estados
En nuestro caso vamos a utilizar dont cares:

Apartado a)

entradas				salidas		
C	X2	X1	X0	Z2	Z1	Z0
0	0	0	0	0	0	0
0	0	0	1	0	0	1
0	0	1	0	0	1	0
0	0	1	1	0	1	1
0	1	0	0	d	d	d
0	1	0	1	1	1	1
0	1	1	0	1	1	0
0	1	1	1	1	0	1
1	0	0	0	0	0	0
1	0	0	1	0	0	1
1	0	1	0	0	1	0
1	0	1	1	0	1	1
1	1	0	0	d	d	d
1	1	0	1	1	1	1
1	1	1	0	1	1	0
1	1	1	1	1	0	1

$$Z2 = \sum m(5,6,7,13,14,15) + \sum d(4,12)$$
$$Z1 = \sum m(2,3,5,6,10,11,13,14) + \sum d(4,12)$$

$$Z2 = \sum m(1,3,5,7,9,11,13,15) + \sum d(4,12)$$

Apartado b)

z2		x1,x0			
		00	01	11	10
C, X2	00	0	1	3	2
	01	4 d	5 1	7 1	6 1
	11	12 d	13 1	15 1	14 1
	10	8	9	11	10

$$z2 = x2$$

z1		x1,x0			
		00	01	11	10
C, X2	00	0	1	3 1	2 1
	01	4 d	5 1	7	6 1
	11	12 d	13 1	15	14 1
	10	8	9	11 1	10 1

$$z1 = x2\overline{x1} + \overline{x2}x1 + x1\overline{x0}$$

z0		x1,x0			
		00	01	11	10
C, X2	00	0	1 1	3 1	2
	01	4 d	5 1	7 1	6
	11	12 d	13 1	15 1	14
	10	8	9 1	11 1	10

$$z0 = x0$$

SOLUCIÓN PROBLEMA 4

Tenemos un teclado con sólo cuatro letras A B C D. en este teclado solo se puede pulsar una tecla al tiempo. Si por la razón que sea se pulsan dos o más teclas no ocurre nada. Utiliza puertas and, or y not para implementar el sistema combinacional que reconoce la tecla pulsada y genera el código ascii de la tecla.
Representaciones ascii de las letras:

letra	ascii
A	100 0001
B	100 0010
C	100 0011
D	100 0100

Si al pulsar más de una tecla al mismo tiempo no ocurre nada , eso quiere decir que las combinaciones de más de una letra dan como salida un dont care.

Un uno en la columna de una letra representa que se ha pulsado esa tecla. En la tabla solo aparecen estos casos. En el resto de los casos la salida es un dontcare

Teclas de entrada				Representación ascii						
A	B	C	D	Z6	Z5	Z4	Z3	Z2	Z1	Z0
1	0	0	0	1	0	0	0	0	0	1
0	1	0	0	1	0	0	0	0	1	0
0	0	1	0	1	0	0	0	0	1	1
0	0	0	1	1	0	0	0	1	0	0
Resto de combinaciones				Dont care						

Sólo habría que implementar z2, z1 y z0 puesto que el resto tienen de salida un valor constante independientemente de la tecla que se pulse

Z2=D puesto que su funcionamiento es idéntico
Z1=b+c
Z0=a+c

SOLUCIÓN PROBLEMA 5

Implementa la mínima suma de productos de las siguientes expresiones
a) f(A,B,C,D) = Σm(0,4,6,10,15) b) f(w,x,y,z) = Σm(1, 3,4,7,12,13,15)
c) f(V,W,X,Y,Z) = Σm(0,2,3,4,5,11,18, 20, 23, 24,25 ,29,30)
apartado a) f(A,B,C,D) = Σm(0,4,6,10,15)

f		C,D			
		00	01	11	10
A,B	00	1 (0)	(1)	(3)	(2)
	01	1 (4)	(5)	(7)	1 (6)
	11	(12)	(13)	1 (15)	(14)
	10	(8)	(9)	(11)	1 (10)

$$f = \bar{A}\bar{C}\bar{D} + \bar{A}B\bar{D} + ABCD + A\bar{B}C\bar{D}$$

Apartado b) f(w,x,y,z) = Σm(1, 3,4,7,12,13,15)

f	Y,z				
		00	01	11	10
w,x	00	(0)	1 (1)	1 (3)	(2)
	01	1 (4)	(5)	1 (7)	(6)
	11	1 (12)	1 (13)	1 (15)	(14)
	10	(8)	(9)	(11)	(10)

$$f = \bar{w}\bar{x}z + x\bar{y}\bar{z} + wxz + xyz$$

Apartado c) f(V,W,X,Y,Z) = Σm(0,2,3,4,5,11,18, 20, 23, 24,25 ,29,30)

f		Y,z			
		00	01	11	10
w,x	00	1 (0)	(1)	1 (3)	1 (2)
	01	1 (4)	1 (5)	(7)	(6)
	11	(12)	(13)	(15)	(14)
	10	(8)	(9)	1 (11)	(10)
	V=0				

f		Y,z			
		00	01	11	10
W,X	00	(16)	(17)	(19)	1 (18)
	01	1 (20)	(21)	1 (23)	(22)
	11	(28)	1 (29)	(31)	1 (30)
	10	1 (24)	1 (25)	(27)	(26)
	V=1				

$$f = \bar{v}\bar{w}\bar{y}\bar{z} + \bar{v}\bar{w}x\bar{y} + \bar{v}w\bar{x}yz + \bar{v}\bar{w}\bar{x}y + vw\bar{x}\bar{y} + vw\bar{y}z + v\bar{w}xyz + vwxy\bar{z} + \bar{w}\bar{x}y\bar{z} + \bar{w}x\bar{y}\bar{z}$$

SOLUCIÓN PROBLEMA 6

Empleando los mapas de Karnaugh, encuentre expresiones como suma de minterms de las función f3 y f4 sabiendo que:

$f_1 = \bar{a}b\bar{c} + ac\bar{d}$
$f_2 = abc + \bar{b}\bar{c}\bar{d}$
$f_3 = f_1(a,b,c,d) \cdot f_2(a,b,c,d)$
$f_4 = f_1(a,b,c,d) + f_2(a,b,c,d)$

Implemente f3 y f4 con el menor número de puertas and, or not posibles

Para Las funciones f1 y f2 hay que realizar la evaluación de las mismas para cada uno de los posibles valores de entrada.

Comprobar la tabla

	abcd	$f_1 = \bar{a}b\bar{c} + ac\bar{d}$	$f_2 = abc + \bar{b}\bar{c}\bar{d}$
m0	0000	0	1
m1	0001	0	0
m2	0010	0	0
m3	0011	0	0
m4	0100	1	0
m5	0101	1	0
m6	0110	0	0
m7	0111	0	0
m8	1000	0	1
m9	1001	0	0
m10	1010	1	0
m11	1011	0	0
m12	1100	0	0
m13	1101	0	0
m14	1110	1	1
m15	1111	0	1

A continuación describimos f1 y f2 mediante mapas de Karnaugh

F1	c,d				
		00	***01***	***11***	***10***
a,b	***00***	(0)	(1)	(3)	(2)
	01	1 (4)	1 (5)	(7)	(6)
	11	(12)	(13)	(15)	1 (14)
	10	(8)	(9)	(11)	1 (10)

F2	c,d				
		00	***01***	***11***	***10***
a,b	***00***	1 (0)	(1)	(3)	(2)
	01	(4)	(5)	(7)	(6)
	11	(12)	(13)	1 (15)	1 (14)
	10	1 (8)	(9)	(11)	(10)

Para hallar f2 y f4 a partir de estas tablas aplicamos las operaciones and y or posición a posición de la tabla

F3	c,d				
		00	***01***	***11***	***10***
a,b	***00***	(0)	(1)	(3)	(2)
	01	(4)	(5)	(7)	(6)
	11	(12)	(13)	(15)	1 (14)
	10	(8)	(9)	(11)	(10)

$$f_3(a,b,c,d) = abc\bar{d} = m_{14}$$

F4	c,d				
		00	***01***	***11***	***10***
a,b	***00***	1 (0)	(1)	(3)	(2)
	01	1 (4)	1 (5)	(7)	(6)
	11	(12)	(13)	1 (15)	1 (14)
	10	1 (8)	(9)	(11)	1 (10)

$$f_4 = \bar{a}\bar{c}\bar{d} + \bar{a}b\bar{c} + abc + a\bar{b}\bar{d}$$

SOLUCIÓN PROBLEMA 7

Obtenga una especificación mediante una EC simplificada de un sistema combinacional que acepta como entrada dos números binarios de dos bits, X e Y, y da salida 1 si y solo si X≥Y.

a) implementación canónica

b) con en menor número de puertas AND, OR, NOT

c) con un decodificador de tamaño mínimo

d) un mux de 2 entradas de control, tomando como variables de control las variable más significativa y la menos significativa

e) con una ROM de tamaño mínimo

apartado a)

	X1x0	Y1y0	z
m0	00	00	1
m1	00	01	0
m2	00	10	0
m3	00	11	0
m4	01	00	1
m5	01	01	1
m6	01	10	0
m7	01	11	0
m8	10	00	1
m9	10	01	1
m10	10	10	1
m11	10	11	0
m12	11	00	1
m13	11	01	1
m14	11	10	1
m15	11	11	1

F	Y1y0				
		00	**01**	**11**	**10**
X1x0	**00**	1 (0)	(1)	(3)	(2)
	01	1 (4)	1 (5)	(7)	(6)
	11	1 (12)	1 (13)	1 (15)	1 (14)
	10	1 (8)	1 (9)	(11)	1 (10)

$$f = \overline{y_1}\,\overline{y_0} + x_1x_0 + x_0\overline{y_1} + x_1\overline{y0}$$

APARATADO D)

F	Y1y0				
		00	**01**	**11**	**10**
X1x0	**00**	1 (0)	(1)	(3)	(2)
	01	1 (4)	1 (5)	(7)	(6)
	11	1 (12)	1 (13)	1 (15)	1 (14)
	10	1 (8)	1 (9)	(11)	1 (10)

$$f0 = \overline{y1}$$
$$f1 = x0\overline{y1}$$
$$f2 = 1$$
$$f3 = \overline{y1} + x0$$

SOLUCIÓN PROBLEMA 8

Especifique un sistema combinacional capaz de detectar números no primos. El sistema admite como entrada números enteros en el rango 0 a 15.

a) implementación canónica

b) con en menor número de puertas AND, OR, NOT

c) con un decodificador de tamaño mínimo

d) un mux de 2 entradas de control, tomando como variables de entrada al sistema la más significativa y la menos significativa

e) con una ROM de tamaño mínimo

a)

Los números primos son en el rango de 0 a 15 son 2,3,5,7,11,13,

	X3	X2	X1	X0	F
M0	0	0	0	0	1
M1	0	0	0	1	1
M2	0	0	1	0	0
M3	0	0	1	1	0
M4	0	1	0	0	1
M5	0	1	0	1	0
M6	0	1	1	0	1
M7	0	1	1	1	0
M8	1	0	0	0	1
M9	1	0	0	1	1
M10	1	0	1	0	1
M11	1	0	1	1	0
M12	1	1	0	0	1
M13	1	1	0	1	0

M14	1	1	1	0	1
M15	1	1	1	1	1

F	X1 X0				
X3X2		***00***	***01***	***11***	***10***
	00	1 (0)	1 (1)	(3)	(2)
	01	1 (4)	(5)	(7)	1 (6)
	11	1 (12)	(13)	1 (15)	1 (14)
	10	1 (8)	1 (9)	(11)	1 (10)

$F = \overline{x1}\,\overline{x0} + \overline{x2}\,\overline{x1} + x2\,\overline{x0} + x3\overline{x0} + x3x2x1$

Apartado b) si usa la variable más significativa y menos significativa como variables de entrada al sistema las otras dos son las variables de control

F	X1 X0				
X3X2		***00***	***01***	***11***	***10***
	00	1 (0)	1 (1)	(3)	(2)
	01	1 (4)	(5)	(7)	1 (6)
	11	1 (12)	(13)	1 (15)	1 (14)
	10	1 (8)	1 (9)	(11)	1 (10)

$$f0 = 1$$
$$f1 = x3\overline{x0}$$
$$f2 = \overline{x0}$$
$$f3 = x3 + \overline{x0}$$

SOLUCIÓN PROBLEMA 9

Sea un sistema con una anchura de palabra de 3 bits que tiene como entrada números enteros con signo representados en magnitud y signo y como salida, esos mismos números representados en complemento a dos o complemento a uno en función del valor de una señal de control C. Cuando C=0 el número se expresa en complemento a dos, cuando C=1, en número se expresa en complemento a uno.

a) Implementar el sistema con el menor número de puertas posibles.

b) partiendo del circuito obtenido en el apartado a implementar el circuito usando redes de puertas nand

	entradas				salidas		
min	C	x2	x1	x0	z2	z1	z0
m0	0	0	0	0	0	0	0
m1	0	0	0	1	0	0	1
m2	0	0	1	0	0	1	0
m3	0	0	1	1	0	1	1
m4	0	1	0	0	0	0	0
m5	0	1	0	1	1	1	1
m6	0	1	1	0	1	1	0
m7	0	1	1	1	1	0	1
m8	1	0	0	0	0	0	0
m9	1	0	0	1	0	0	1

m10	1	0	1	0	0	1	0
m11	1	0	1	1	0	1	1
m12	1	1	0	0	1	1	1
m13	1	1	0	1	1	1	0
m14	1	1	1	0	1	0	1
m15	1	1	1	1	1	0	0

Z2	X1 X0				
C,X2		**00**	**01**	**11**	**10**
	00	(0)	(1)	(3)	(2)
	01	(4)	1 (5)	1 (7)	1 (6)
	11	1 (12)	1 (13)	1 (15)	1 (14)
	10	(8)	(9)	(11)	(10)

$$Z_2 = cx_2 + x_2x_0 + x_2x_1$$

Z1	X1 X0				
C,X2		**00**	**01**	**11**	**10**
	00	(0)	(1)	1 (3)	1 (2)
	01	(4)	1 (5)	(7)	1 (6)
	11	1 (12)	1 (13)	(15)	(14)
	10	(8)	(9)	1 (11)	1 (10)

$$z_1 = cx_2\overline{x_1} + x_2\overline{x_1}x_0 + \bar{c}x_1\overline{x_0} + \overline{x_2}x_1$$

Z0	X1 X0				
C,X2		**00**	**01**	**11**	**10**
	00	(0)	1 (1)	1 (3)	(2)
	01	(4)	1 (5)	1 (7)	(6)
	11	1 (12)	(13)	(15)	1 (14)
	10	(8)	1 (9)	1 (11)	(10)

$$z_0 = cx_2\overline{x_0} + \bar{c}x_0 + \overline{x_2}x_0$$

SOLUCIÓN PROBLEMA 10

Implementar con el mínimo número de puertas posibles las siguientes expresiones de conmutación:

a) $F(a,b,c) = \sum m(,2,3,7) + \sum d(0,6)$
b) $F(a,b,c,d) = \sum m(2,3,7,12,14,15) + \sum d(0,4,11,13)$
c) $F(a,b,c,d) = \sum m(1,4,6,12,13,15) + \sum d(3,8,10,14)$

apartado a)

F	B,c				
		00	***01***	***11***	***10***
a	***0***	d (0)	(1)	1 (3)	1 (2)
	1	(4)	(5)	1 (7)	d (6)

F=b

Apartado b)

f	C,d				
		00	***01***	***11***	***10***
A,b	***00***	d (0)	(1)	1 (3)	1 (2)
	01	d (4)	(5)	1 (7)	(6)
	11	1 (12)	d (13)	1 (15)	1 (14)
	10	(8)	(9)	d (11)	(10)

$$f = ab + cd + \bar{a}\bar{b}c$$

f	C,d				
		00	***01***	***11***	***10***
A,b	***00***	(0)	1 (1)	d (3)	(2)
	01	1 (4)	(5)	(7)	1 (6)
	11	1 (12)	1 (13)	1 (15)	d (14)
	10	d (8)	(9)	(11)	d (10)

$$f = ab + b\bar{d} + \bar{a}\overline{bd}$$

SOLUCIÓN PROBLEMA 11

Un sistema combinacional tiene 8 entradas y 3 salidas binarias. Los valores de las entradas están restringidos de tal modo que, en todo momento, una y sólo una de las entradas vale 1. Si la entrada x_i (i = 0, ..., 7) vale 1, entonces la salida debe tomar un valor igual a i, representado en el sistema de numeración binario. Obtenga una especificación del sistema mediante ECs. Implementar mediante redes de puertas nand

entradas								salidas		
X7	X6	X5	X4	X3	X2	X1	X0	Z2	Z1	Z0
0	0	0	0	0	0	0	1	0	0	0
0	0	0	0	0	0	1	0	0	0	1
0	0	0	0	0	1	0	0	0	1	0
0	0	0	0	1	0	0	0	0	1	1
0	0	0	1	0	0	0	0	1	0	0
0	0	1	0	0	0	0	0	1	0	1
0	1	0	0	0	0	0	0	1	1	0
1	0	0	0	0	0	0	0	1	1	1

Z2=x7+x6+x5+x4

Z1=x2+x3+x6+x7

Z0=x1+x3+x5+x7

SOLUCIÓN PROBLEMA 12

Obtenga la especificación mediante ECs simplificadas de un conversor de código BCD a Exceso-3. Tenga en cuenta las configuraciones de entrada que nunca se presentarán.

	Entradas Código bcd				Salidas Código exceso 3			
	X3	X2	X1	X0	Z3	Z2	Z1	Z0
M0	0	0	0	0	0	0	1	1
M1	0	0	0	1	0	1	0	0
M2	0	0	1	0	0	1	0	1
M3	0	0	1	1	0	1	1	0
M4	0	1	0	0	0	1	1	1
M5	0	1	0	1	1	0	0	0
M6	0	1	1	0	1	0	0	1
M7	0	1	1	1	1	0	1	0
M8	1	0	0	0	1	0	1	1
M9	1	0	0	1	1	1	0	0
M10	1	0	1	0	d	d	d	d
M11	1	0	1	1	d	d	d	d
M12	1	1	0	0	d	d	d	d
M13	1	1	0	1	d	d	d	d
M14	1	1	1	0	d	d	d	d
M15	1	1	1	1	d	d	d	d

Z3	X1 X0				
X3X2		**00**	**01**	**11**	**10**
	00	(0)	(1)	(3)	(2)
	01	(4)	1 (5)	1 (7)	1 (6)
	11	d (12)	d (13)	d (15)	d (14)
	10	1 (8)	1 (9)	d (11)	d (10)

$$z3 = x3 + x2x0 + x2x1$$

Z2	X1 X0				
X3X2		**00**	**01**	**11**	**10**
	00	(0)	1 (1)	1 (3)	1 (2)
	01	1 (4)	(5)	(7)	(6)
	11	d (12)	d (13)	d (15)	d (14)
	10	(8)	1 (9)	d (11)	d (10)

$$z2 = x2\overline{x1}\,\overline{x0} + \overline{x2}\,x0 + \overline{x2}\,x1$$

Z1	X1 X0				
X3X2		**00**	**01**	**11**	**10**
	00	1 (0)	(1)	1 (3)	(2)
	01	1 (4)	(5)	1 (7)	(6)
	11	d (12)	d (13)	d (15)	d (14)
	10	1 (8)	(9)	d (11)	d (10)

$$z1 = \overline{x1}\,\overline{x0} + \; x1x0$$

Z0	X1 X0				
X3X2		**_00_**	**_01_**	**_11_**	**_10_**
	_00_	$1^{(0)}$	$^{(1)}$	$^{(3)}$	$1^{(2)}$
	_01_	$1^{(4)}$	$^{(5)}$	$^{(7)}$	$1^{(6)}$
	_11_	$d^{(12)}$	$d^{(13)}$	$d^{(15)}$	$d^{(14)}$
	_10_	$1^{(8)}$	$^{(9)}$	$d^{(11)}$	$d^{(10)}$

$$z0 = \overline{x0}$$

SOLUCIÓN PROBLEMA 13

Implementar el circuito que convierte un número en complemento a dos de positivo a negativo y viceversa. Suponer una anchura de palabra de 4 bits. Los casos en los que no se puede cambiar el signo considéralos irrelevantes pero genera una señal que aviso.

	Entradas				Salidas				
	X3	X2	X1	X0	Z3	Z2	Z1	Z0	A
M0	0	0	0	0	0	0	0	0	0
M1	0	0	0	1	1	1	1	1	0
M2	0	0	1	0	1	1	1	0	0
M3	0	0	1	1	1	1	0	1	0
M4	0	1	0	0	1	1	0	0	0
M5	0	1	0	1	1	0	1	1	0
M6	0	1	1	0	1	0	1	0	0
M7	0	1	1	1	1	0	0	1	0
M8	1	0	0	0	d	d	d	d	1
M9	1	0	0	1	0	1	1	1	0
M10	1	0	1	0	0	1	1	0	0
M11	1	0	1	1	0	1	0	1	0
M12	1	1	0	0	0	1	0	0	0
M13	1	1	0	1	0	0	1	1	0
M14	1	1	1	0	0	0	1	0	0
M15	1	1	1	1	0	0	0	1	0

Z3	X1, X0				
X3,X2		**_00_**	**_01_**	**_11_**	**_10_**
	_00_	$^{(0)}$	$1^{(1)}$	$1^{(3)}$	$1^{(2)}$
	_01_	$1^{(4)}$	$1^{(5)}$	$1^{(7)}$	$1^{(6)}$
	_11_	$^{(12)}$	$^{(13)}$	$^{(15)}$	$^{(14)}$
	_10_	$D^{(8)}$	$^{(9)}$	$^{(11)}$	$^{(10)}$

$$z3 = \overline{x3}\,x2 + \overline{x3}x0 + \overline{x3}x1$$

Z2	X1, X0				
X3,X2		**00**	**01**	**11**	**10**
	00	(0)	1 (1)	1 (3)	1 (2)
	01	1 (4)	(5)	(7)	(6)
	11	1 (12)	(13)	(15)	(14)
	10	d (8)	1 (9)	1 (11)	1 (10)

$$z2 = x3\overline{x2} + \overline{x2}\,x0 + \overline{x2}x1 + x2\overline{x1}\,\overline{x0}$$

Z1	X1, X0				
X3,X2		**00**	**01**	**11**	**10**
	00	(0)	1 (1)	(3)	1 (2)
	01	(4)	1 (5)	(7)	1 (6)
	11	(12)	1 (13)	(15)	1 (14)
	10	d (8)	1 (9)	(11)	1 (10)

$$z1 = \overline{x1}x0 + x1\overline{x0}$$

Z0	X1, X0				
X3,X2		**00**	**01**	**11**	**10**
	00	(0)	1 (1)	1 (3)	(2)
	01	(4)	1 (5)	1 (7)	(6)
	11	(12)	1 (13)	1 (15)	(14)
	10	d (8)	1 (9)	1 (11)	(10)

$$z0 = x0$$

SOLUCIÓN PROBLEMA 14

Implementar el circuito que invierte el signo de un número en complemento a uno de tres bits en función de una señal de control. Cuando la señal de control es 0 no se cambia el signo, cuando la señal de control es 1 se cambia el signo.

	C	X2	X1	X0	Z3	Z2	Z1
M0	0	0	0	0	0	0	0
M1	0	0	0	1	0	0	1
M2	0	0	1	0	0	1	0
M3	0	0	1	1	0	1	1

M4	0	1	0	0	1	0	0
M5	0	1	0	1	1	0	1
M6	0	1	1	0	1	1	0
M7	0	1	1	1	1	1	1
M8	1	0	0	0	1	1	1
M9	1	0	0	1	1	1	0
M10	1	0	1	0	1	0	1
M11	1	0	1	1	1	0	0
M12	1	1	0	0	0	1	1
M13	1	1	0	1	0	1	0
M14	1	1	1	0	0	0	1
M15	1	1	1	1	0	0	0

Z2	X1, X0				
C,X2		***00***	***01***	***11***	***10***
	00	(0)	(1)	(3)	(2)
	01	1 (4)	1 (5)	1 (7)	1 (6)
	11	(12)	(13)	(15)	(14)
	10	1 (8)	1 (9)	1 (11)	1 (10)

$z2 = \bar{c}x2 + c\overline{x2}$

Z1	X1, X0				
C,X2		***00***	***01***	***11***	***10***
	00	(0)	(1)	1 (3)	1 (2)
	01	(4)	(5)	1 (7)	1 (6)
	11	1 (12)	1 (13)	(15)	(14)
	10	1 (8)	1 (9)	(11)	(10)

$z1 = c\overline{x1} + \bar{c}x1$

Z0	X1, X0				
C,X2		***00***	***01***	***11***	***10***
	00	(0)	1 (1)	1 (3)	(2)
	01	(4)	1 (5)	1 (7)	(6)
	11	1 (12)	(13)	(15)	1 (14)
	10	1 (8)	(9)	(11)	1 (10)

$z0 = c\overline{x0} + \bar{c}x0$

SOLUCIÓN PROBLEMA 15

Implementar el circuito que invierte el signo de un número en magnitud y signo de 4 bits en función de una señal de control. Cuando la señal de control es 0 no se cambia el signo, cuando la señal de control es 1 se cambia el signo.

C	Bit de signo	z
0	0	0
0	1	1
1	0	1
1	1	0

Esta es la tabla de verdad de una puerta xor