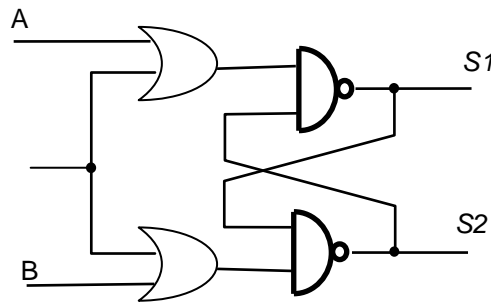


PROBLEMAS DE FUNDAMENTOS DE COMPUTADORES. Curso 2010/2011. (Tema 6)

Nota Preliminar: Se recomienda una vez resuelto cada ejercicio según las especificaciones del enunciado, intentar usar diferentes módulos combinacionales y/o secuenciales aplicando los conocimientos vistos en clase de teoría.

1. Analice el circuito de la figura siguiente y describa su comportamiento por medio de un diagrama de tiempo.

¿A qué tipo de biestable se asemeja más su comportamiento? ¿Hay alguna configuración de sus entradas que debamos evitar? ¿Por qué?



2. Diseñe un biestable D activo por nivel de reloj bajo. Utilice puertas NAND y NOT. Realice un cronograma asumiendo que la frecuencia de reloj es de 50 MHz el retardo de cada puerta NOT 1ns y el de cada puerta NAND 4ns. ¿Cuál es la frecuencia máxima de la señal de reloj para la que el biestable siga funcionando correctamente?

3. Utilizando biestables tipo D, diseñe un contador binario síncrono ascendente/descendente de 3 bits y una entrada reset síncrona.

4. Diseñe un reconocedor de secuencias en la forma de una máquina de Mealy que responda a las siguientes especificaciones:

- Tiene una entrada X de tres bits (x_2, x_1, x_0) por la que cada ciclo de reloj llega un dígito decimal del conjunto $\{0,1,\dots,7\}$.
- La salida toma el valor 1 siempre que los últimos 4 dígitos recibidos ($X(t-3), X(t-2), X(t-1), X(t)$) formen la secuencia (0,3,4,7).

Se pueden usar biestables y puertas lógicas.

5. Diseñe un reconocedor de secuencias usando un autómata tipo Mealy con una entrada $X \in \{0,1,2,3\}$ y una salida $Z \in \{0,1\}$, cuyo valor será:

- 1 si los números $X(t-3), X(t-2), X(t-1)$ y $X(t)$ son todos menores que 2
- 1 si los números $X(t-3), X(t-2), X(t-1)$ y $X(t)$ son todos impares
- 0 en cualquier otro caso

Implemente el sistema usando biestables tipo D y el menor número de puertas lógicas.

6. Usando la estructura de un reconocedor de secuencias generalizado, diseñe un circuito con una entrada $X \in \{0,1, \dots, 9\}$, por la que recibe un dígito BCD en cada ciclo de reloj, y una salida $Z \in \{0,1,2,3\}$ que se tiene el siguiente valor de salida:

- 0 si $(X(t-2), X(t-1), X(t))$ forman un número múltiplo de 5
- 1 si $(X(t-2), X(t-1), X(t))$ forman un número mayor o igual que 400
- 2 si se cumplen las dos anteriores condiciones a la vez
- 3 en cualquier otro caso

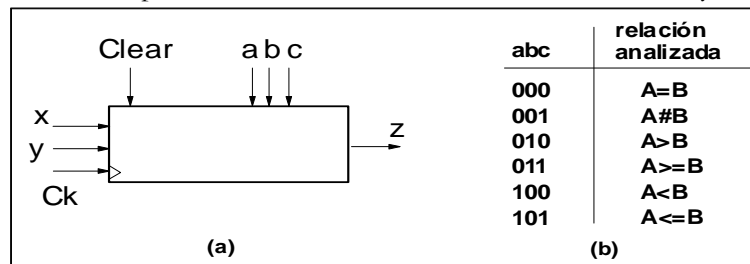
Para el diseño se utilizarán biestables y puertas lógicas.

7. Realice una implementación canónica de un sistema secuencial con una entrada $X \in \{0,1\}$ y una salida $Z \in \{0,1\}$, tal que el valor de la salida será una secuencia de bits cuyo valor es siempre igual al complemento a 2 de número formado por la secuencia de bits recibidos por la entrada. Los bits llegan por la entrada X en orden creciente de pesos.

El sistema tiene otra entrada, INICIO, tal que cuando INICIO = 1 se entiende que a partir del siguiente ciclo de reloj comienza a recibirse un nuevo número. Ejemplo:

t	0	1	2	3	4	5	6	7	8	9	10	11	12
INICIO	1	1	0	0	0	0	0	1	0	0	0	0	1
X(t)	x	x	0	0	1	0	1	x	0	1	1	1	x
Z(t)	0	0	0	0	1	1	0	0	0	1	0	0	0

8. Diseñe un comparador para números de n bits sin signo, A y B, según el esquema de la figura. Los números llegan en serie por las entradas x e y, comenzando por el bit más significativo. El circuito es capaz de analizar diversas relaciones de comparación entre A y B, mediante las entradas de control a, b, c de acuerdo con la tabla. La salida, z, toma el valor 1 si la relación es cierta y 0 en otro caso. Implemente la función de salida con un multiplexor de "4 a 1", un descodificador de 3 entradas y las puertas necesarias.



9. Diseñe un dado electrónico cuyo diagrama de bloques se muestra en la figura. Para jugar se pondrá a 1 la señal J durante un cierto tiempo y luego se volverá a cero, en cuyo momento el valor que presenta la salida del circuito se puede leer en los puntos luminosos que constituyen el dado. El tiempo que la señal J permanece a 1 determina el valor final del dado, pero la frecuencia de la señal de reloj es lo suficientemente alta (por ejemplo 1000 Hz) como para que no se pueda averiguar cual es el valor que está marcando el dado mientras se mantiene a 1 la señal J, de tal forma que el ojo humano tiene la sensación de que todos los puntos luminosos están encendido

Implemente contador usando biestables D y puertas lógicas, y el conversor de código con una ROM.

